

⑫ 公開特許公報(A)

平3-184414

⑬ Int. Cl.⁵

H 03 K 3/84
H 04 J 13/00
H 04 L 9/22

識別記号

A
A

庁内整理番号

8626-5 J
6914-5 K

⑭ 公開 平成3年(1991)8月12日

6914-5 K H 04 L 9/04

審査請求 未請求 請求項の数 2 (全6頁)

⑮ 発明の名称 P N符号発生装置

⑯ 特 願 平1-323517

⑰ 出 願 平1(1989)12月13日

⑱ 発 明 者 桜 井 紀 佳 大阪府大阪市平野区加美鞍作 1 丁目 6 番 19 号 アイコム株式会社社内

⑲ 出 願 人 アイコム株式会社 大阪府大阪市平野区加美鞍作 1 丁目 6 番 19 号

⑳ 代 理 人 弁理士 杉本 勝徳 外 1 名

明 細 書

1. 発明の名称

P N符号発生装置

2. 特許請求の範囲

(1) クロックパルス信号を分周してクロック分周信号を出力する分周手段と、

アップカウント信号を出力するアップカウント信号出力手段と、

ダウンカウント信号を出力するダウンカウント信号出力手段と、

アップカウント信号の入力によって前記クロック分周信号のパルス間で1パルスを前記クロック分周信号に付加してP Nクロック信号とするパルス付加手段と、

ダウンカウント信号の入力によって前記クロック分周信号から1パルスを除去してP Nクロック信号とするパルス除去手段と、

前記P Nクロック信号に基づいたP N符号を出力するP N符号出力手段とを備え、

前記パルス付加手段へアップカウント信号が入

力されるときは1パルス付加されたP Nクロック信号に基づいたP N符号を出力し、前記パルス除去手段へダウンカウント信号が入力されるときは1パルス除去されたP Nクロック信号に基づいたP N符号を出力し、両者の信号がともに入力されないときは前記クロック分周信号に基づいたP N符号を出力するように構成したことを特徴とするP N符号発生装置。

(2) 前記アップカウント信号出力手段と前記ダウンカウント信号出力手段を単一のロータリーエンコーダーによって構成したことを特徴とする請求項(1)記載のP N符号発生装置。

3. 発明の詳細な説明

【 産業上の利用分野 】

本発明はスペクトラム拡散通信に用いる疑似ランダム符号(以下P N符号)系列のパルスを発生させる装置に関する。

【 従来の技術 】

スペクトラム拡散通信直接拡散変調、周波数ホッピング変調等があるが、何れも2次変調のため

のランダムな符号系列信号を要するものである。

そのランダムな符号系列信号を得るために、従来よりシフトレジスタを用いる等して疑似ランダム符号系列信号を得るようにしたPN符号発生装置があった。

【 発明が解決しようとする課題 】

ところが前述したような従来のPN符号発生装置では、送受信コードが判明している場合でも、同期したPN符号を発生しなければ復調できなかった。

そこで、本発明は、送受信のコードが判明しているときにPN符号の同期の位相調整を手動で行うことのできるPN符号発生装置の提供を目的としている。

【 課題を解決するための手段 】

上記課題を解決するために本発明によるPN符号発生装置では、クロックパルス信号を分周してクロック分周信号を出力する分周手段と、アップカウント信号を出力するアップカウント信号出力手段と、ダウンカウント信号を出力するダウンカ

本発明においては、クロックパルス信号を分周手段によって分周したクロック分周信号は、クロックパルス信号と同期しているがパルス間隔はクロックパルス信号より長くなっている。

よって、パルス付加手段によって、クロック分周信号のパルス間に1パルス付加するとPNクロック信号は進む。

また、パルス除去手段によって、クロック分周信号の1パルスを除去するとPNクロック信号は遅れる。

そこで、アップカウント信号出力手段からアップカウント信号を出力することによって、パルス付加手段によりPNクロック信号を進め、ダウンカウント信号出力手段からダウンカウント信号を出力することによって、パルス除去手段によりPNクロック信号を遅らせて、PN符号の同期を所望のタイミングに整合させることができるのである。

以下に、本発明の作用を基本的なブロック構成

ウント信号出力手段と、アップカウント信号の入力によって前記クロック分周信号のパルス間に1パルスを前記クロック分周信号に付加してPNクロック信号とするパルス付加手段と、ダウンカウント信号の入力によって前記クロック分周信号から1パルスを除去してPNクロック信号とするパルス除去手段と、前記PNクロック信号に基づいたPN符号を出力するPN符号出力手段とを備え、前記パルス付加手段へアップカウント信号が入力されるときは1パルス付加されたPNクロック信号に基づいたPN符号を出力し、前記パルス除去手段へダウンカウント信号が入力されるときは1パルス除去されたPNクロック信号に基づいたPN符号を出力し、両者の信号がともに入力されないときは前記クロック分周信号に基づいたPN符号を出力するように構成した。

また、前記アップカウント信号出力手段と前記ダウンカウント信号出力手段を単一のロータリーエンコーダーによって構成しても良い。

【 作用 】

図に基づいて更に詳細に述べる。

第1図は本発明にかかるPN符号発生装置の基本的なブロック図である。

第1図において、アップカウント信号出力手段10aからのアップカウント信号Uもしくはダウンカウント信号出力手段10bからのダウンカウント信号Dが入力されると、オアゲート1からパルス信号P1を出力する。

分周器2はクロックパルス信号Pを所定の分周比Nで分周してクロック分周信号P2を出力する。

同期型ワンショットマルチ3は、パルス信号P1が入力されるとクロック分周信号P2に同期したパルス信号P3を出力する。このパルス信号P3は、パルスの付加および除去の作動を規定する信号である。

アンドゲート4はクロックパルス信号Pとクロック分周信号P2のアンド処理されたパルス信号P4を、アンドゲート5はクロックパルス信号Pとパルス信号P3のアンド処理されたパルス信号

P 5 を出力する。このパルス信号 P 5 は、クロックパルス信号 P に同期したパルスが付加された信号である。

オアゲート 6 はパルス信号 P 4 とパルス信号 P 5 をオア処理してパルス信号 P 6 を出力する。このパルス信号 P 6 は、パルス信号 P 3 のタイミングに基づいてクロック分周信号 P 2 に 1 パルスが付加されている信号である。

ナンドゲート 7 はダウンカウント信号 D とパルス信号 P 3 とをナンド処理してパルス信号 P 7 を出力する。このパルス信号 P 7 は、パルス除去を規定する信号である。

アンドゲート 8 はパルス信号 P 6 とパルス信号 P 7 とをアンド処理して P N クロック信号 P 8 を出力する。

即ち、パルス信号 P 7 が無ければ、1 パルス付加されたパルス信号 P 6 が P N クロック信号として出力されるが、パルス信号 P 7 が有れば、パルス信号 P 3 のタイミングでパルスが除去された信号が P N クロック信号として出力される。

1 はインバーテッドノアゲート、1 4 はシュミットゲートであり、アップカウント信号 U とダウンカウント信号 D とをオア処理したパルス信号 P 1 を出力する。

2 は分周器であり、クロックパルス信号 P を 2 分の 1 に分周したクロック分周信号 P 2 を出力する。

3 はパルス信号 P 1 をクロックとしてパルス信号 E を出力するフリップフロップ、1 6 は前記パルス信号 E の入力によって前記クロック分周信号 P 2 に同期したパルス信号 P 3 を出力するフリップフロップであり、これらのフリップフロップ 3 とフリップフロップ 1 6 とによって同期型ワンショットマルチを構成する。

1 5 は前記クロックパルス信号 P の遅延時間調整回路、4 はこの遅延時間調整回路 1 5 の出力と前記クロック分周信号 P 2 とのアンド処理してパルス信号 P 4 を出力するアンドゲート、5 は前記遅延時間調整回路 1 5 の出力と前記パルス信号 P 3 をアンド処理してパルス信号 P 5 を出力するア

この P N クロック信号 P 8 に基づいて P N 符号出力回路 9 は P N 符号 P 9 を出力する。

このようにして、送受信のコードが判明していれば、アップカウント信号出力手段 1 0 a もしくはダウンカウント信号出力手段 1 0 b を操作することにより、P N クロック信号を進めたり遅らせたりして P N 符号の同期を取ることができるのである。

【 実施例 】

以下に本発明の実施例を図面に基づいて説明する。

第 2 図は前記実施例の P N 符号発生装置の回路図、第 3 図は同 P N 符号発生装置の各部の信号波形図である。

1 0 はロータリーエンコーダーであり、アップカウント信号 U とダウンカウント信号 D を出力する。1 1、1 2 はそれぞれアップカウント信号 U とダウンカウント信号 D のチャタリングを防ぐシュミットゲートである。1 3 は S R - D フリップフロップであり、パルス信号 N を出力する。

ナンドゲート、6 は前記パルス信号 P 4 と前記パルス信号 P 5 をオア処理してパルス信号 P 6 を出力するオアゲート、7 は前記パルス信号 P 3 と前記パルス信号 N とをナンド処理してパルス信号 P 7 を出力するナンドゲート、8 は前記パルス信号 P 6 と前記パルス信号 P 7 とをアンド処理して P N クロック信号 P 8 を出力するアンドゲートである。

この P N クロック信号 P 8 に基づいて P N 符号出力回路 9 から P N 符号 P 9 が出力される。この P N 符号 P 9 は出力バッファ回路 1 8 によってバッファされて出力される。

1 7 は P N 符号出力回路 9 のリセット信号出力回路である。

上記構成の P N 符号発生装置の各部の信号波形を第 3 図に示す。

上記構成の P N 符号発生装置において、P N クロック信号 P 8 を進めるときは、ロータリーエンコーダー 1 0 を操作してアップカウント信号 U を発生させて、フリップフロップ 3 とフリップフロップ 1 6 により、クロック分周信号 P 2 に基づい

たパルス信号P 3を出力する。アンドゲート5からは、クロックパルス信号Pとパルス信号P 3のAND処理によりパルス信号P 4より短い間隔で並んだ二つのパルス信号P 5が出力される。オアゲート6からは、パルス幅が整えられたパルス信号P 4とパルス信号P 5のオア処理によりパルス信号P 4に付加パルスC 1が付加された状態のパルス信号P 6が出力される。

このとき、ダウンカウント信号Dは入力されていないので、パルス信号Nはロウレベルとなり、パルス信号P 3とパルス信号Nとのナンド処理によりパルス信号P 7はハイレベルになり、アンドゲート8からは前記パルス信号P 6がそのままPNクロック信号P 8として出力される。

このようにして、付加パルスC 1が付加されたPNクロック信号P 8によってPN符号の発生の同期は進められるのである。

一方、PNクロック信号P 8を遅らすときは、ロータリーエンコーダー10を操作してダウンカウント信号Dを発生させて、SR-Dフリップフ

ロップ13からはパルス信号Nをハイレベルとして出力する。

すると、ナンドゲート7からのパルス信号P 7は、パルス信号P 3とパルス信号Nのナンドによりロウレベルになる。

よって、パルス信号P 7がロウレベルのときは、アンドゲート8からはパルスは出力されないのので、PNクロック信号P 8は、1パルス即ち除去パルスC 2が除去された状態で出力される。

このようにして、除去パルスC 2が除去されたPNクロック信号P 8によってPN符号の発生の同期は遅らされるのである。

なお、アップカウント信号出力手段およびダウンカウント信号出力手段としては、ロータリーエンコーダー10に限定されるものでは無く、それぞれ独立したスイッチ等でも良いことは当然である。

このようにして、このPN符号発生装置によれば、手動でPN符号出力回路の同期の位相調整ができるので、送受信コードさえ判明していれば発

生させるPN符号の同期を手動で合わせることにによってスペクトラム拡散変調された信号を復調することが可能となるのである。

【 効果 】

このようにして本発明によれば、送受信のコードが判明しているときにPN符号出力回路に入力されるPNクロック信号にパルスを付加したり除去したりすることにより、同期の位相調整を手動で行うことが可能となり、スペクトラム拡散変調された信号を復調することが可能となるのである。

また、単一のロータリーエンコーダーによってアップカウント信号とダウンカウント信号を出力することにより操作性が良くなるという効果も得られる。

4. 図面の簡単な説明

第1図は本発明にかかるPN符号発生装置の基本的なブロック図、第2図は実施例の回路図、第3図は同PN符号発生装置の各部の信号波形図である。

2…分周器、5, 6…パルス付加回路、7, 8…

パルス除去回路、9…PN符号出力回路、10…ロータリーエンコーダー、10a…アップカウント信号出力手段、10b…ダウンカウント信号出力手段、U…アップカウント信号、D…ダウンカウント信号、P…クロックパルス信号、P 2…クロック分周信号、P 8…PNクロック信号、P 9…PN符号。

特許出願人

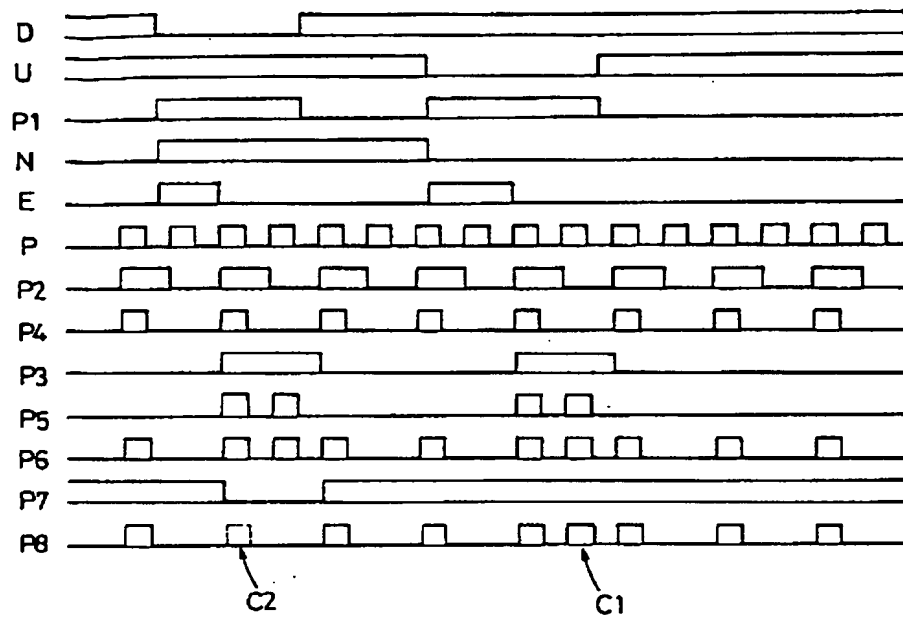
アイコム株式会社

代理人

杉本勝徳他1名

BEST AVAILABLE COPY

第 3 図



BEST AVAILABLE COPY